

# Performance Analysis of Bidirectional DC-DC Converter With SiC-MOSFETs Aged by High Electric Field

고전계 노화 SiC-MOSFET 소자를 가지는 양방향 DC-DC 컨버터 특성 분석 연구

Jae-Yoon Jeong · Sang-Shin Kwak

정재윤\* · 곽상신†

## Abstract

Recently, the use of Silicon-carbide Metal Oxide Semiconductor (SiC-MOSFET) with high frequency and low loss characteristics is increasing in power conversion systems. SiC-MOSFET is aged due to the kinetic energy of electrons and thermal stress. In this case, the aged SiC-MOSFET may not perform as expected and may cause a failure of the power conversion system. This can lead to personal injury and property damage, so it is very important to increase reliability by identifying and analysing the aging process of SiC-MOSFET. In this paper, changes in electrical characteristics due to SiC-MOSFET aging and changes in loss and efficiency of the power conversion system are verified through experiments and simulations. A high electric field aging methodology are used to accelerate the SiC-MOSFET aging. Thereafter, a change in loss occurring during device aging are measured through a double pulse test, and this is modeled. By applying the loss modeling result to a bidirectional DC-DC converter, loss changes and efficiency changes due to converter aging are analyzed to determine the effect of the SiC-MOSFET aging on the converter.

## Key Words

SiC-MOSFET, Bidirectional DC-DC converter, High electric field, Aging

## 1. 서론

전기를 동력으로 사용하는 친환경 기술들의 발전으로 인해 전력 반도체 수요가 증가하고 있다. 전기 자동차, 태양광 시스템과 같은 친환경 기술들은 고장 시 인명피해 및 재산 피해를 유발할 수 있으므로 시스템 안정성 및 전력 반도체 신뢰성을 높이는 것이 중요하다. 전력 반도체는 전력 변환 시스템에 필수적인 요소로 제어 방법이나 여러 작동 조건에 따라 다양한 영향을 받게 된다. 반도체 소자는 비영구적인 장치로 노화될수록 시스템의 성능 저하를 유발할 수 있다. 전력 반도체 노화에 따른 변수 및 성능 변화를 분석하기 위해 많은 연구들이 진행되어 왔다. 최근에는 전력 반도체인 고주파 및 저손실 특성을 가지는 Silicon-carbide Metal Oxide Semiconductor Field Effect Transistor (SiC-MOSFET)의 사용이 증가하고 있다 [1]-[2]. SiC-MOSFET의 경우 동작 시 캐리어의 높은 운동에너지 및 소자 열화 현상 발생으로 인해 게이트 산화층 및 소자 패키지에 노화 발생할 수 있고 이는 소자 스위칭 특성에 영향을 준다 [3]-[5]. 지속적으로 스트레스가 쌓일 경우 게이트 산화층 절연

파괴 혹은 패키지 손상으로 인해 게이트 드레인 단락 고장 혹은 게이트 소스 단락 고장 등이 발생하여 전체적인 전력변환 시스템에 영향을 줄 수 있다. 본 논문에서는 SiC-MOSFET 노화 특성을 분석하기 위해 고전계 노화 가속 실험, 더블 펄스 테스트 그리고 시뮬레이션을 통한 컨버터 효율 및 손실 변화를 분석하였다. 일반적으로 전력 반도체의 노화를 확인하기 위해서는 많은 시간이 소요되므로 전력 반도체 노화 가속 실험이 많이 사용된다. 본 논문에서는 노화 가속을 위해 전력 반도체 소자 게이트에 고전압을 인가하는 고전계 노화 가속 실험을 진행하여 스위칭 소자의 노화를 가속하였다 [6]-[9]. 이후 노화에 따른 스위칭 소자 특성 변화를 분석하였다. 노화에 의해 문턱 전압 혹은 온 저항과 같은 스위칭 특성이 바뀔 경우, 소자 스위칭 시간이 영향을 주어 데드 타임에 영향을 줄 수 있다. 이는, 숏-스루 현상 및 손실 증가를 일으킬 수 있어 시스템 효율 저하를 유발할 수 있다 [8]. 스위칭 소자 노화가 전력 변환 시스템에 끼치는 영향을 알아보기 위해, 소자 노화에 따른 시스템의 손실 및 효율 변화를 분석하였다. 손실 변화를 분석하기 위해 더블 펄스 테스트를 진행하였고 소자 노화에 따른 턴

† Corresponding Author : School of Electrical and Electronics Engineering, Chung-Ang University, Korea  
E-mail: sskwak@cau.ac.kr  
<https://orcid.org/0000-0002-2890-906X>

\* School of Electrical and Electronic Engineering, Chung-Ang University, Korea.  
<https://orcid.org/0000-0003-1784-0842>

Received: Aug. 02, 2022 Revised: Aug. 26, 2022 Accepted: Aug. 28, 2022

Copyright © The Korean Institute of Electrical Engineers

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/4.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

온 손실, 턴 오프 손실, 역 회복 손실, 트랜지스터 전도 손실 그리고 다이오드 전도 손실을 측정하였다 [10]-[11]. 추가로 손실 뿐만 아니라 턴 온 및 턴 오프 시 스위치 전이 시간 변화, 기생 오실레이션과 같은 스위칭 특성의 변화 또한 분석하였다. 기생 오실레이션은 빠른 속도로 스위칭 하는 Wide-Band Gap(WBG) 소자에서 주로 발생하는 현상이다 [12]-[14]. 더블 펄스 테스트를 통해 측정된 손실 데이터를 소프트웨어 프로그램을 통해 모델링하였다. 이후, 해당 손실 모델 결과를 전력 변환 시스템에 적용하여 SiC-MOSFET이 사용된 양방향 DC-DC 컨버터에서 소자 노화 정도에 따른 총 손실 변화 및 효율 변화를 시뮬레이션을 통해 확인하였다.

### 2. SiC-MOSFET 고전계 노화 가속 실험

SiC-MOSFET 노화에 따른 시스템 손실 및 효율 변화를 분석하기 위해 고전계 노화 가속 실험을 진행하였다. 고전계 노화 가속 실험은 소자의 게이트-소스 단에 정격 이상의 고전압을 인가하여 소자 게이트 산화층에 노화를 발생시키는 실험이다. 본 논문에서는 50V의 전압을 게이트-소스 단에 인가하였다. 노화 시료는 노화된 소자를 말한다. 실험은 상온(25°C)에서 진행하였고 노화는 3600초 동안 진행하여 동일 시간 동안 노화 정도를 확인하였다. 실험에 사용된 SiC-MOSFET의 노화 전 특성 변수는 표 1과 같고 노화 이후 온 저항 및 문턱 전압 변화량은 표 2와 같다. 고전계 노화 이후 온 저항은 노화 시료(A)는 77mΩ, 노화 시료(B)는 83mΩ 증가하였다. 문턱 전압은 노화 시료(A)는 5.33V, 노화시료(B)는 5.31V 증가하였다.

표 1 SiC-MOSFET 회로 변수

Table 1 SiC-MOSFET datasheet parameters

| 소자명 : SCT3080AL  |             |
|------------------|-------------|
| 회로 변수            | 변수 값        |
| $V_{DS}$         | 650 V       |
| $R_{DS}$ (온 저항)  | 80 ~ 104 mΩ |
| $I_{DS}$         | 30 A        |
| $V_{th}$ (문턱 전압) | 2.7 ~ 5.6 V |

표 2 고전계 노화 이후 온 저항 및 문턱 전압 변화

Table 2 On-resistance and Threshold-voltage change after high-electric field aging

| 고전계 노화 이후 변수 변화 |           |          |
|-----------------|-----------|----------|
| 온 저항 변화량        | 노화 시료 (A) | + 77 mΩ  |
|                 | 노화 시료 (B) | + 83 mΩ  |
| 문턱 전압 변화량       | 노화 시료 (A) | + 5.33 V |
|                 | 노화 시료 (B) | + 5.31 V |

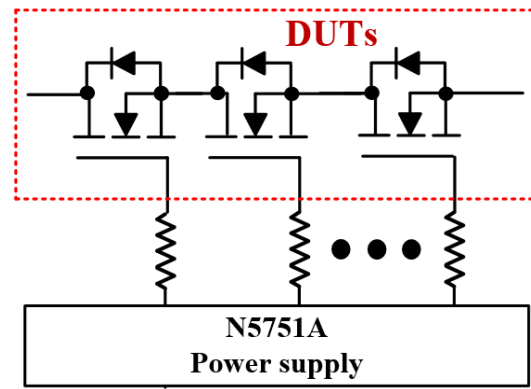
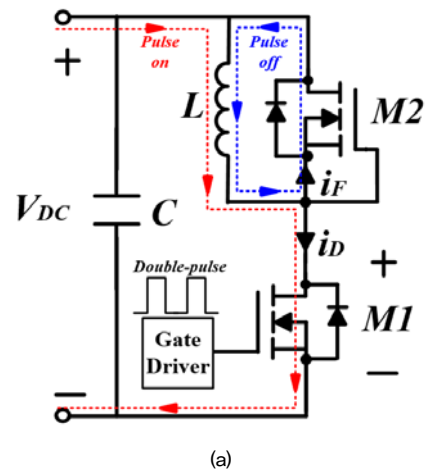


그림 1 고전계 노화 가속 실험을 위한 회로도

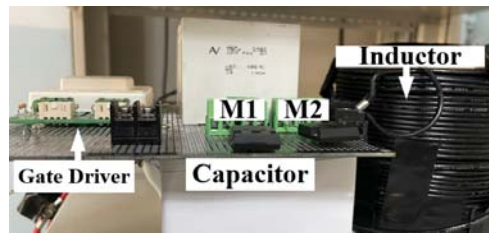
Fig. 1 Schematic for high-electric field aging acceleration experiments

### 3. 더블 펄스 테스트

소자 노화에 따른 손실 스위칭 특성 변화를 분석하기 위해 더블 펄스 테스트를 진행하였다. 더블 펄스 테스트 회로 및 실제 실험 셋업은 아래 그림2과 같다. 더블 펄스 테스트는 소자 성능을 파악하기 위해 자주 사용되는 테스트로 인덕터 성분과 전류 펄스의 길이를 조절하여 원하는 전류 값을 인가할 수 있다. 해당 더블 펄스 테스트 회로에서 펄스 신호를 인가하여 스위치 전이 시간에서 발생하는 손실인 턴 온 손실(Eon), 턴 오프 손실(Eoff) 그리고 역회복 손실(Err)을 측정하였다. 또한, 전류가 흐를 때 발생하는 트랜지스터 전도 손실과 다이오드 전도 손실을 측정하였다 [10]. 턴 오프 손실은 그림 2 (a) M1의 첫 번



(a)



(b)

그림 2 (a) 더블 펄스 테스트 회로도 (b) 실제 실험 셋업

Fig. 2 (a) Double pulse test schematic (b) Actual experimental setup

째 펄스 턴 오프 스위치 전이 구간에서 전압 상승 및 전류 하강할 때를 측정하였다. 첫번째 펄스가 오프된 이후 인덕터에 의해 M2의 다이오드로 전류  $i_F$ 가 흐르게 된다. 이후 두번째 펄스가 M1에 발생할 때 턴 온 스위칭 구간에서 턴 온 손실과 역회복 손실을 측정한다.

그림 3는 턴 온, 오프 시 전형적인 스위치 전이 구간에서의 드레인-소스 전압 전류 파형( $V_{DS}$ ,  $i_{DS}$ )을 나타낸다. 스위치 전이 구간에서 발생하는 손실은 오실로스코프 구간 손실 측정 기능을 이용하여 측정하였고 이는 식 1, 2, 3과 같다. 턴 오프 손실은 전류 하강 및 전압 상승 구간(T1 to T4)을 단위시간에 대해 적분하여 측정하였고, 턴 온 손실은 전류 상승 및 전압 하강 구간(T5 to T8)을 단위 시간에 대해 적분하여 측정하였다. 역회복 손실은 전류의 제로-크로싱 포인트에 대해 적분하여 측정하였다.

$$E_{off} = \int_{T1}^{T4} P_{off} dt = \int_{T1}^{T4} V_{DS} \times i_{DS} dt \quad (1)$$

$$E_{on} = \int_{T5}^{T8} P_{on} dt = \int_{T5}^{T8} V_{DS} \times i_{DS} dt \quad (2)$$

$$E_{rr} = \int_{T9}^{T10} P_{rr} dt = \int_{T9}^{T10} V_{DS} \times i_{DS} dt \quad (3)$$

이후 턴 온 혹은 턴 오프 시 소자 드레인 측의 전압 상승 혹은 하강 시간을 측정하였는데, 전압 상승 시간은  $V_{DS}$ 가 10% 일 때부터 90%에 도달할 때까지의 시간을 측정하였고 전압 하강 시간은  $V_{DS}$ 가 90%에서 10%에 도달할 때까지의 시간을 측정하였다. 스위칭 소자의 빠른 스위칭 속도로 인해 스위칭 구간에서 기생 오실레이션이 발생하는데, 노화에 따른 기생 오실레이션 변화 추이 또한 확인하였다

그림 4 (a), (b)는 각각 노화 전후 더블 펄스 테스트를 통해 측정된 트랜지스터 전도 손실 측정 값을 나타낸다. 검은 점선은 Fresh 소자에 4.8A가 도통 될 때 손실 값을 나타낸다. 해당 검은 점선을 기준으로 노화된 소자에 4.8A가 흐를 때를 살펴보면, 손실 값이 그 보다 상승한 것을 알 수 있다. 그림 5 (a), (b)는 각각 노화 전후 더블 펄스 테스트를 통해 측정된 다이오드 전도 손실 측정 값을 나타낸다. 검은 점선은 Fresh 소자에 2.8 A가 도통 될 때 손실 값을 나타낸다. 해당 검은 점선을 기준으로 노화된 소자에 2.8A가 흐를 때를 살펴보면, 손실 값이 그 보다 상승한 것을 알 수 있다. 그림 6는 고전계 노화 실험을 진행하였을 때 노화 시료의 턴 온 스위칭 구간 파형을 나타낸다. 고전계 노화 실험에 따라 노화 시료에는 파형이 다소 지연된 모습을 보인다. 노화 시료의 경우 표 1의 특성 결과를 통해 문턱 전압이 상승한 것을 알 수 있는데 이로 인해 소자의 턴 온 상승 시간이 지연되었다. 전압 하강 시간의 경우도 상당히 증가한 것으로 볼 수 있는데, 155 [ns]에서 200 [ns]로 45 [ns]만큼 상승하였다. 전압 하강 시간의 증가는 해당 구간에서의 턴 온

구간의 손실 증가로 이어져 컨버터의 효율에 영향을 줄 수 있다. 또한, 전압 하강 시간의 증가로 인해 전압 상승 변화율  $dv/dt$ 가 감소하여 턴 온 시간이 감소하므로 기생 오실레이션 성분이 감소하는 경향을 보인다. 더불어, 전류 오실레이션의 최대값도 11 A에서 9.9 A로 감소하였다.

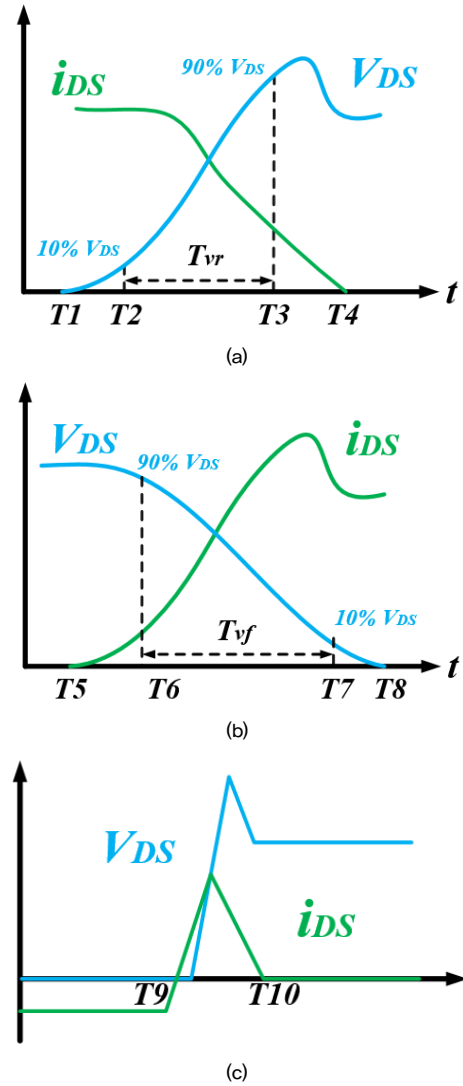
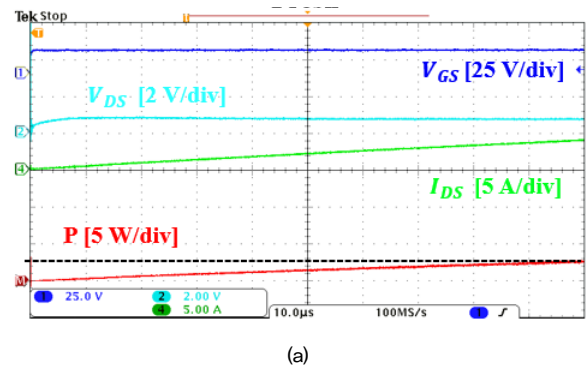


그림 3 스위칭 구간에서의 전형적인 파형 그래프 (a) 턴 오프 파형 (b) 턴 온 파형 (c) 역회복 파형  
Fig. 3 Typical waveform graph in the switching section (a) Turn-off waveform (b) Turn-on waveform (c) Reverse recovery waveform



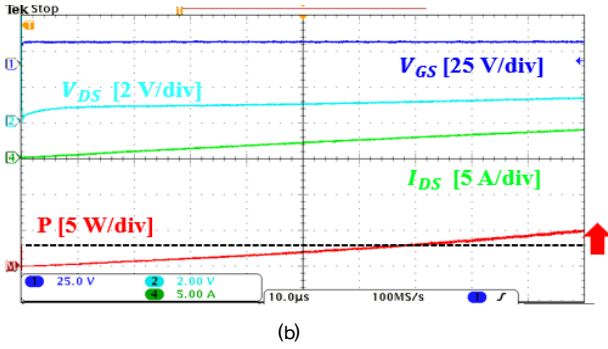


그림 4 트랜지스터 전도 손실 측정 파형 (a) 고전계 노화 전 (b) 노화 시료  
Fig. 4 Transistor conduction loss measurement waveform (a) Before high-electric field aging (b) Aging sample

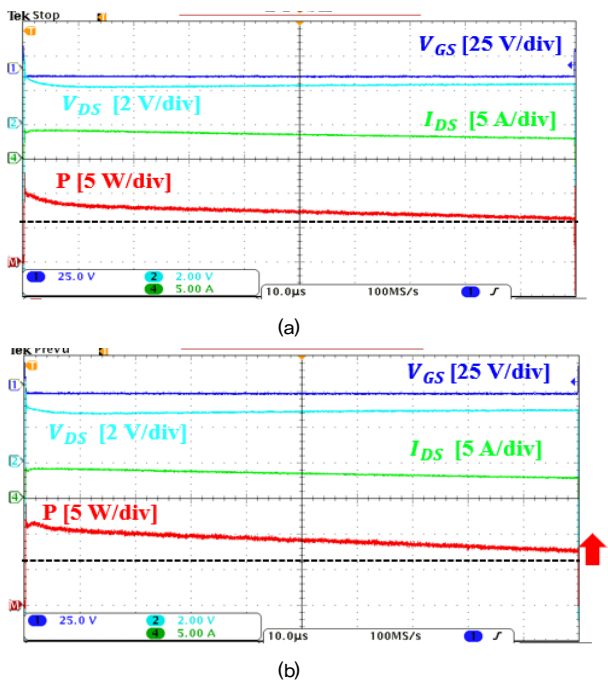


그림 5 다이오드 전도 손실 측정 파형 (a) 고전계 노화 전 (b) 노화 시료  
Fig. 5 Diode conduction loss measurement waveform (a) Before high-electric field aging (b) Aging sample

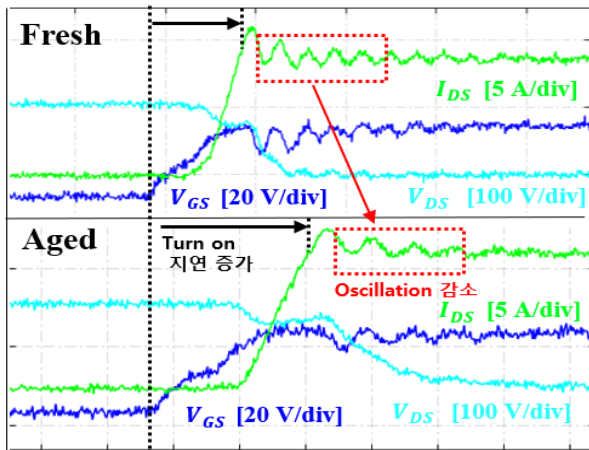


그림 6 고전계 노화 전 후 턴 온 파형  
Fig. 6 Turn-on waveforms before and after high-electric field aging

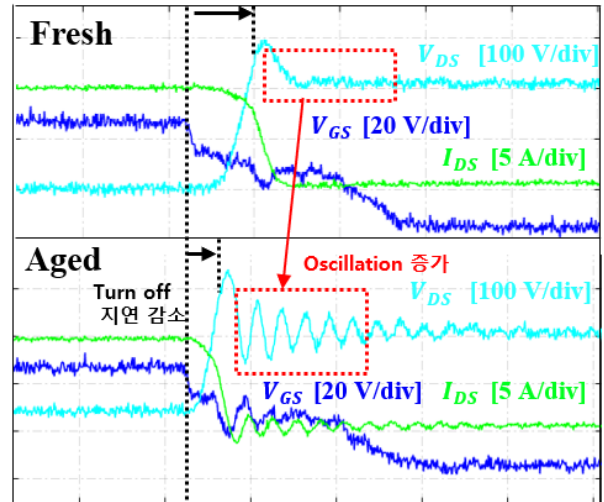


그림 7 고전계 노화 전 후 턴 오프 파형  
Fig. 7 Turn-off waveforms before and after high-electric field aging

그림 7는 고전계 노화 가속 실험을 진행하였을 때 노화 시료의 턴 오프 스위칭 구간 파형을 나타낸다. 턴 오프가 빨라지는 모습을 보이는데, 높아진 문턱전압으로 인해 전압이 상승하는 시점이 앞당겨졌고 전압 하강 시간 또한 감소하는 모습을 보인다. 전압 하강 시간은 56 [ns]에서 38 [ns]로 18 [ns] 감소하였고 해당 전압 하강 시간의 감소는 턴 오프 시 발생하는 에너지 손실의 감소로 이어진다. 노화 전 소자와 노화 시료의 턴 오프 손실을 비교하였을 때 36 [mJ]에서 22 [mJ]로 14 [mJ] 감소하는 모습을 보였다. 전압 상승 시간의 감소는 전압 상승 변화율  $dv/dt$ 의 증가로 이어진다.  $dv/dt$ 이 증가할 경우 소자의 기생 오실레이션이 증가하게 된다. 노화 시료의 경우 해당 오실레이션이 상당히 증가한 것을 볼 수 있고 전압 오실레이션의 최대값도 148V에서 168V로 상승하였다. 해당 전압 오버 슈트는 다른 소자 및 시스템에 영향을 줄 수 있고 고전압으로 인해 소자의 노화가 가속될 수 있다. 더불어, 전류 하강 이후 1A의 추가적인 오실레이션 전류 성분도 볼 수 있다. 이는 추가적인 손실을 유발하고 데드 타임에 영향을 줄 수 있다. 과도한 전류에 의한 슛스루 현상을 발생시킬 수 있으며 전력변환시스템에 심각한 손상을 유발할 수 있다.

그림 8는 전류 크기에 따른 트랜지스터 전도 손실과 다이오드 손실을 나타낸다. 노화 이후 노화시료 (A), 노화시료(B) 모두 전류 크기가 클수록 손실 증가가 더 크게 나타났다. 트랜지스터 전도 손실의 변화가 다이오드 전도 손실에 비해 더 두드러지게 나타났다. 그림 9는 전류 크기에 따른 턴 온 손실, 턴 오프 손실 그리고 역회복 손실을 나타낸다. 턴 온 손실의 경우 노화에 따라 전류 크기가 클수록 더 크게 변화한다. 턴 오프 손실의 노화에 따라 감소하는 경향을 보이며 전류 크기가 클수록 노화 전 소자와의 값의 차이가 더 크게 나타난다. 턴 온 손실과 턴 오프 손실은 서로 상반되는 증감 경향을 보인다. 소자의 노화가 진행될 경우 전류 크기가 클수록 전도 손실 및 턴 온 손



실 값의 증가 폭이 커져 컨버터 효율 저하를 일으킬 가능성이 더 높다.

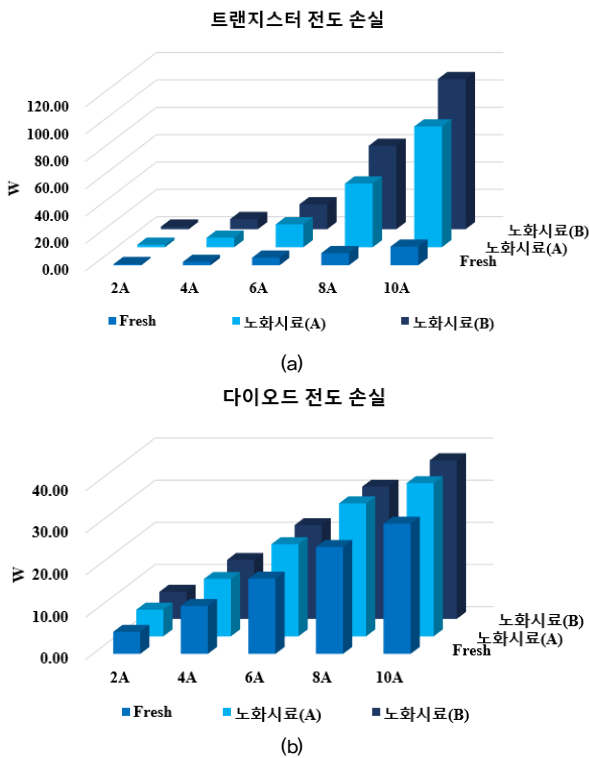


그림 8 고전계 노화 이후 전류 크기에 따른 전도 손실 측정값 (a) 트랜지스터 전도 손실 (b) 다이오드 전도 손실  
Fig. 8 Measurement of conduction loss according to current magnitude after high electric field aging (a) Transistor conduction loss (b) Diode conduction loss

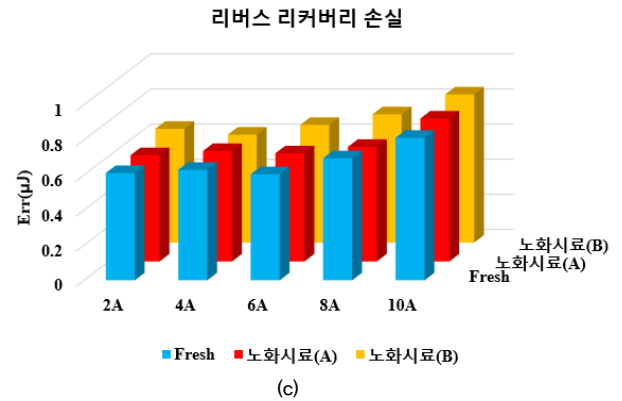
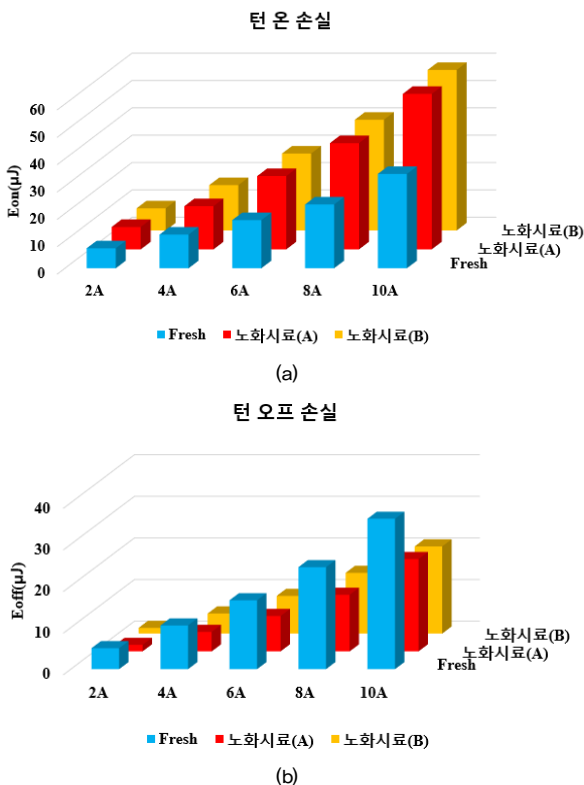


그림 9 고전계 노화 이후 전류 크기에 따른 스위칭 손실 측정값 (a) 턴 온 손실 (b) 턴 오프 손실 (c) 역회복 손실  
Fig. 9 Measurement of switching loss according to current magnitude after high electric field aging (a) Turn-on loss (b) Turn-off loss (c) Reverse recovery loss

#### 4. 결과

위에서 진행한 더블 펄스 테스트 손실 측정 결과를 모델링하였고 해당 모델링 결과를 피싱-시뮬레이션에 적용하여 전력 변환 시스템에서 SiC-MOSFET 노화에 따른 효율 변화를 분석하였다. 그림 10은 각각 피싱 프로그램으로 구현한 양방향 DC-DC 컨버터에 해당 손실 모델을 적용한 도식표이다. 그림 11은 부스트 컨버터로 동작할 때, 인덕터 전류 파형 및 출력 전압 파형을 나타낸다. 컨버터의 입력 전압은 200 V이고 노화 전 소자와 노화 시료의 손실 모델링을 사용하였고 컨버터의 스위칭 소자 노화를 가정하여 노화 정도에 따른 효율을 측정 및 분석하였다. S1 소자가 노화된 경우(노화 컨버터 I), S2 소자가 노화된 경우(노화 컨버터 II) 그리고 S1, S2 모두 노화된 경우(노화 컨버터 III) 총 3가지 노화 상태에 대해서 컨버터 노화 시뮬레이션을 진행하였다. 시뮬레이션에는 노화시료(A)의 손실 모델링을 사용하였고 부스트 컨버터로 동작할 때 손실 변화 및 효율 변화를 측정했다. 이전 스위치 상태와 현재 스위치 상태가 동일하지 않은 경우 손실 모델을 이용하여 턴 온 손실, 턴 오프 손실 그리고 역회복 손실을 측정하게 된다. S2 트랜지스터의 온 상태에 따라 트랜지스터 전도 손실 및 다이오드 전도손실을 측정한다. 이후 해당 손실의 총 합과 입력 파워를 이용하여 식 4을 통해 효율을 계산하였다.

$$\eta = \frac{P_{in} - P_{Tot}}{P_{in}} \times 100 \% \quad (4)$$

그림 12는 3가지 컨버터 노화 상태 및 소자 노화 정도에 따른 효율 변화 측정 결과를 나타낸다. 노화 전 컨버터를 기준으로 노화 컨버터 I, II, III의 효율 변화를 측정하였고 전력 크기를 바꿔가며 측정하였다. 평균적으로 노화 컨버터(I)는 0.22%, 노화 컨버터(II)는 4.4% 그리고 노화 컨버터(III)는

4.6% 감소하였다. 추가로, 전력 크기가 더 클수록 더 큰 효율 감소를 보이는데, 가장 노화된 컨버터 상태인 10kW 전력의 노화 컨버터(III)에서 9.59%의 효율 감소를 보였다.

그림 13는 6kW일 때 컨버터 노화 상태 및 소자 노화 정도에 따른 손실 분포 그래프를 나타낸다. 양방향 DC-DC 컨버터가 부스트 컨버터로 동작 시, S1 스위칭 소자에는 다이오드에 의한 손실만 발생한다. 노화의 따라 다이오드 손실 변화량은 크지 않으므로 노화 컨버터(I)의 경우 더 낮은 효율 감소를 보였다. 반면, S2 소자의 경우에 전류가 드레인-소스로 흘러 트랜지스터 전도 손실이 발생하는데, 노화에 따른 큰 트랜지스터 전도 손실의 증가로 인해 노화 컨버터(II)과 노화 컨버터(III)에서 더 큰 손실 증가를 보였다. 노화 컨버터(I)의 경우 다이오드 전도 손실이 12.41W 만큼 증가하였고 다른 손실에는 변화가 없다. 노화 컨버터(II)의 경우 트랜지스터 전도 손실은 231.5W 증가하였고 턴 온 손실은 5.79W 증가하였다. 반면, 턴 오프 손실은 1.04 W 감소하였다. 노화 컨버터(III)의 경우 트랜지스터 전도 손실, 다이오드 전도 손실, 턴 온 손실이 증가하였고 턴 오프 손실은 감소하는 경향을 보였다. 역회복 손실은 모든 경우에서 손실 값이 거의 변하지 않았다. 턴 온 손실과 턴 오프 손실의 서로 상반된 증감 특성으로 인해, 소자 노화 시 스위칭 전이 구간에서 발생하는 손실에 합은 전도 손실의 변화에 비해 작게 나타난다. 노화 이후 트랜지스터 전도 손실이 차지하는 비중은 전체 손실의 74 ~ 77%으로 노화 전 컨버터에서의 트랜지스터 전도 손실 비중(36%)에 비해 상당히 증가했다.

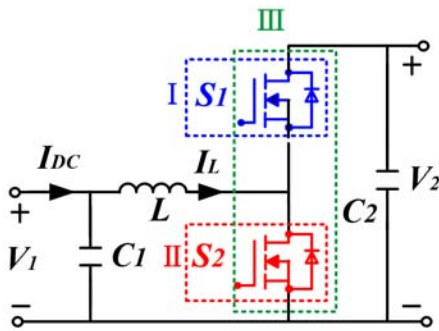


그림 10 양방향 DC-DC 컨버터 회로도  
Fig. 10 Bidirectional DC-DC Converter Schematic

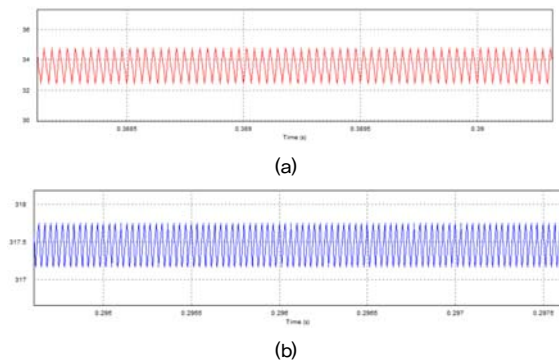


그림 11 시뮬레이션 파형 (a) 인덕터 전류 (b) 출력 전압  
Fig. 11 Simulation waveform (a) inductor current (b) output voltage

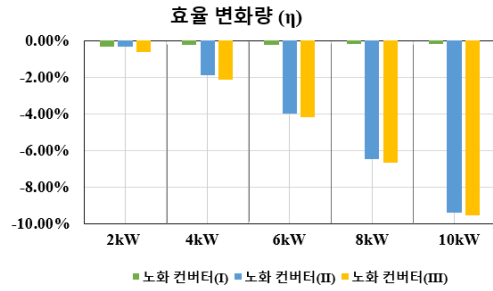


그림 12 고전계 노화 소자 사용 양방향 DC-DC 컨버터 전력 크기에 따른 효율 변화  
Fig. 12 Efficiency change according to power size of bidirectional DC-DC converter using the transistor aging by high electric field

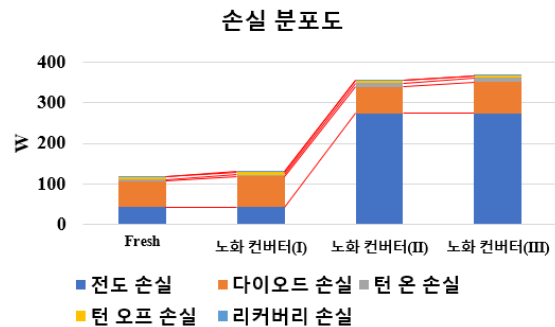


그림 13 고전계 노화 소자 사용 양방향 DC-DC 컨버터 손실 분포도  
Fig. 13 Bidirectional DC-DC converter loss distribution chart using the transistor aged by high electric field

### 5. 결론

본 논문에서는 고전계 노화 가속 실험을 통해 SiC-MOSFET의 노화를 가속하였고, 소자 노화에 따른 특성 변화 및 전력 변환 시스템에서의 손실 및 효율 변화를 분석하였다. 스위칭 특성 및 손실 변화는 더블 펄스 테스트를 통해 측정하였다. 고전계 노화 이후에는 높아진 문턱전압으로 인해 턴 온 시간은 지연되고 턴 오프 시간은 감소한다. 턴-온 특성의 변화는 스위칭 시 발생하는 손실에 영향을 주는데, 턴 온 손실은 증가하고 턴 오프 손실은 감소하는 경향을 보인다. 역회복 손실 값의 경우에는 큰 변화를 보이지 않았다. 트랜지스터 전도 손실과 다이오드 전도손실의 경우에는 전류 크기가 커질수록 노화 전 소자 외의 손실 차이가 더 커졌다. SiC-MOSFET 노화 시 특성 변화로 인한 스위칭 구간의 증가, 감소는 소자 동작 시 발생하는 기생 오실레이션에도 영향을 주게 된다. 고전계 노화 이후 지연된 턴 온 시간으로 인해 전압 하강 시간이 더 증가하게 되어 기생 오실레이션 성분이 감소한다. 반면에 턴 오프 시 전압 상승 시간은 감소하므로 기생 오실레이션이 증가하는 것을 확인하였다. 해당 오실레이션 성분은 과전압, 과전류, 손실 증가 및 EMI 노이즈 증가를 유발할 수 있고 이는 전력 변환 시스템에 부정적인 영향을 줄 수 있다. 더블 펄스 테스트로 측정된 손실 결과를 커브-피팅을 통하여 모델링하였고 이를 양방향 DC-DC 컨버터에 적용하였다. 그 결과, 가장 노화된 컨버터 상태인 노

화 컨버터(III)에서 9.59%의 효율 감소를 보였다. 손실 증감을 살펴보았을 때, 소자 노화에 따라 컨버터에서 발생하는 턴 온 손실과 전도 손실은 증가하였다. 반면, 턴 오프 손실이 감소하였고 역회복 손실은 거의 변하지 않았다. 특히, 스위칭 손실보다 전도 손실의 비율이 더 많이 증가하여 노화 시 전도 손실의 영향도가 가장 높아지는 것을 확인하였다.

#### Acknowledgements

이 논문은 정부(과학기술정보통신부)의 재원으로 한국연구재단(No. 2020R1A2C1013413) 및 2021년도 정부(과학기술정보통신부)의 재원으로 한국연구재단-기후변화대응기술개발사업(2021M1A2A2060313)의 지원을 받아 수행된 연구로서, 관계부처에 감사드립니다.

#### References

- [1] W. M. Choi and H. G. Ahn, "The Switching Characteristic and Efficiency of New Generation SiC MOSFET," *Journal of the Korea Institute of Information and Communication Engineering*, vol. 21, no. 2, pp. 353-360, Feb. 2017.
- [2] J. H. Song, J. S. Kim and K. B. Park, "Performance Comparison of 3-Level 800V Inverter based on 650-V IGBT and 2-Level 800V Inverter based on 1200-V SiC MOSFET for 800-V Electric Propulsion Systems," *The Korean Institute of Electrical Engineers*, pp. 1219-1220, 2021.
- [3] U. Karki and F. Z. Peng, "Precursors of gate-oxide degradation in silicon carbide MOSFETs," *IEEE, ECCE*, Portland, OR, USA, pp. 857-861, Sep. 2018.
- [4] X. Ye, C. Chen, Y. Wang, G. Zhai, and G. J. Vachtsevanos, "Online condition monitoring of power MOSFET gate oxide degradation based on miller platform voltage," *IEEE Trans. Power Electron.* vol. 32, no. 6, pp. 4776-4784, Jun. 2017.
- [5] M. Xie, P. Sun, K. Wang, Q. Luo, and X. Du, "Online Gate-Oxide Degradation Monitoring of Planar SiC MOSFETs Based on Gate Charge Time," *IEEE Trans. Power Electron.*, vol. 37, no. 6, pp. 7333-7343, Jun. 2022.
- [6] U. Karki, N. S. Gonzalez-Santini, and F. Z. Peng, "Effect of gate-oxide degradation on electrical parameters of silicon carbide MOSFETs," *IEEE Trans. Electron Devices*, vol. 67, no. 6, pp. 2544-2552, Jun. 2020.
- [7] U. Karki and F. Z. Peng, "Effect of gate oxide degradation on electrical parameters of power MOSFETs," *IEEE Trans. Power Electron.*, vol. 33, no. 12, pp. 10764-10773, Dec. 2018.
- [8] W. R. Jensen, and S. N. Foster, "Online detection of MOSFET gate oxide degradation in a three-phase inverter-drive application," *IEEE Trans. Transport. Electrification*, vol. 7, no. 1, pp. 50-57, Mar. 2021
- [9] A. J. Lelis, R. Green, D. B. Habersat, and M. El, "Basic mechanisms of threshold-voltage instability and implications for reliability testing of SiC MOSFETs," *IEEE Trans. Electron. Devices*, vol. 62, no. 2, pp. 316-323, Feb. 2015.
- [10] B. Gutierrez and S. -S. Kwak, "Cost-Effective Matrix Rectifier Operating With Hybrid Bidirectional Switch Configuration Based on Si IGBTs and SiC MOSFETs," *IEEE Access*, vol. 8, pp. 136828-136842, 2020.
- [11] M. H. Ahmed, M. Wang, M. A. S. Hassan and I. Ullah, "Power Loss Model and Efficiency Analysis of Three-Phase Inverter Based on SiC MOSFETs for PV Applications," *IEEE Access*, vol. 7, pp. 75768-75781, 2019.
- [12] J. Chen, X. Du, Q. Luo, X. Zhang, P. Sun and L. Zhou, "A Review of Switching Oscillations of Wide Bandgap Semiconductor Devices," *IEEE Trans. Power Electronics*, vol. 35, no. 12, pp. 13182-13199, Dec. 2020.
- [13] T. Liu, T. T. Y. Wong and Z. J. Shen, "A Survey on Switching Oscillations in Power Converters," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 8, no. 1, pp. 893-908, Mar. 2020.
- [14] T. Liu, R. Ning, T. T. Y. Wong and Z. J. Shen, "Modeling and Analysis of SiC MOSFET Switching Oscillations," in *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 4, no. 3, pp. 747-756, Sept. 2016.

#### 저자소개



**장재윤 (Jae-Yoon Jeong)**

Jae-Yoon Jeong received his B.S. degree in Physics from ChungAng University, Seoul, South Korea, in 2021, where he is presently working towards his M.S. degree in Electrical and Electronics Engineering.



**곽상신 (Sang-Shin Kwak)**

Sang-Shin Kwak received his Ph.D. degree in Electrical Engineering from Texas A&M University, College Station, TX, USA, in 2005. From 2007 to 2010, he was an Assistant Professor at Daegu University, Gyeongsan, Korea. Since 2010, he has been working at Chung-Ang University, Seoul, Korea, where he is presently a Professor. His current research interests include the design, modeling, control, and analysis of power converters for electric vehicles and renewable energy systems as well as the prognosis and fault tolerant control of power electronics systems.